

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re: Jong-bae Lee et al.

Serial No.: To Be Assigned

Filed: Concurrently Herewith

For: METHODS, APPARATUS AND COMPUTER PROGRAM PRODUCTS FOR  
GENERATING SELECTIVE NETLISTS THAT INCLUDE INTERCONNECTION  
INFLUENCES AT PRE-LAYOUT AND POST-LAYOUT DESIGN STAGES

Date: July 29, 2003

Mail Stop Patent Application  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

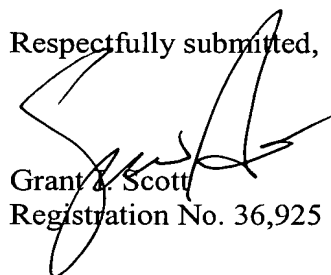
**SUBMITTAL OF PRIORITY DOCUMENT**

Sir:

To complete the requirements of 35 USC 119, enclosed is a certified copy of the  
following Korean priority application:

10-2002-0076695, filed December 4, 2002.

Respectfully submitted,



Grant A. Scott  
Registration No. 36,925

Correspondence Address:

Myers Bigel Sibley & Sajovec, P.A.  
P.O. Box 37428  
Raleigh, NC 27627  
Telephone 919/854-1400  
Facsimile 919/854-1401

"Express Mail" mailing label number EV 318421041 US  
Date of Deposit: July 29, 2003

I hereby certify that this paper or fee is being deposited with the United States Postal Service "Express Mail Post Office to Addressee" service under 37 CFR 1.10 on the date indicated above and is addressed to Mail Stop Patent Application, Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.



Candi L. Riggs  
Date of Signature: July 29, 2003



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2002-0076695  
Application Number

출원 년 월 일 : 2002년 12월 04일  
Date of Application DEC 04, 2002

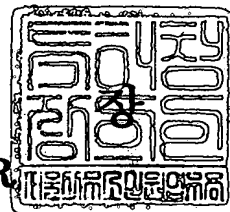
출원인 : 삼성전자주식회사  
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003    년    04    월    17    일

특    허    청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0029
【제출일자】	2002.12.04
【국제특허분류】	H01L
【발명의 명칭】	반도체 집적회로의 시뮬레이션을 위한 인터커넥션 영향을 포함한 선택적 연결정보를 생성하는 장치 및 그 방법
【발명의 영문명칭】	Device and method for generating selective netlist having interconnection influence for the simulation of semiconductor integrated circuit
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	1999-009556-9
【대리인】	
【성명】	정상빈
【대리인코드】	9-1998-000541-1
【포괄위임등록번호】	1999-009617-5
【발명자】	
【성명의 국문표기】	이종배
【성명의 영문표기】	LEE, Jong Bae
【주민등록번호】	660209-1815217
【우편번호】	449-846
【주소】	경기도 용인시 수지읍 풍덕천리 1167번지 진산마을 삼성5 차아파트 52 6-1303
【국적】	KR
【발명자】	
【성명의 국문표기】	유문현
【성명의 영문표기】	Y00, Moon Hyun
【주민등록번호】	590411-1149335

【우편번호】	441-400
【주소】	경기도 수원시 권선구 곡반정동 497번지 씨미트빌아파트 217-403
【국적】	KR
【발명자】	
【성명의 국문표기】	김교선
【성명의 영문표기】	KIM,Kyo Sun
【주민등록번호】	630402-1155525
【우편번호】	449-846
【주소】	경기도 용인시 수지읍 풍덕천리 진산마을 삼성5차 521-1204
【국적】	KR
【발명자】	
【성명의 국문표기】	최정민
【성명의 영문표기】	CHOI,Jeong Min
【주민등록번호】	700109-1481911
【우편번호】	442-470
【주소】	경기도 수원시 팔달구 영통동 벽적골 주공아파트 915-1406
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 이영필 (인) 대리인 정상빈 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	33 면 33,000 원
【우선권주장료】	0 건 0 원
【심사청구료】	28 항 1,005,000 원
【합계】	1,067,000 원
【첨부서류】	1. 요약서·명세서(도면)_1통

## 【요약서】

## 【요약】

선택적 연결정보 생성장치는 반도체 집적회로의 특정부분을 시뮬레이션하기 위해 필요한 선택적 연결정보를 생성한다. 선택적 연결정보 생성장치는 각각의 셀들에 포함된 회로 소자들의 정보와 상기 회로 소자들의 연결관계에 대한 정보와 상기 셀들의 개략적인 배치 정보를 포함하는 입력 정보에 응답하여 스키매틱 회로를 생성하는 스키매틱 회로 생성부와, 선택 정보에 응답하여 스키매틱 회로의 셀을 선택하고 선택된 셀의 연결정보를 생성하는 선택적 연결정보 출력부를 구비한다. 또한, 선택적 연결정보 생성장치는 프리-레이아웃 단계에서 인터커넥션 영향을 포함하는 선택적 연결정보를 생성하는 선택적 연결정보 처리기 및 스키매틱 회로의 셀들을 연결하는 연결배선을 생성하는 연결배선 생성기를 구비한다. 더 나아가서, 선택적 연결정보 생성장치는 포스트-레이아웃 단계에서 인터커넥션 영향을 포함하는 선택적 연결정보를 생성하는 선택적 연결정보 처리기, 반도체 집적회로의 레이아웃을 생성하는 레이아웃 생성기 및 레이아웃의 기생저항 및 기생용량을 추출하는 기생 RC 추출기를 구비한다. 선택적 연결정보 생성장치는 기생성분이 포함된 선택적 연결정보를 생성하므로, 레이아웃 전후에 있어서 정확한 시뮬레이션을 도울 수 있고 시뮬레이션 시간을 감소시킬 수 있다.

## 【대표도】

도 1

**【명세서】****【발명의 명칭】**

반도체 집적회로의 시뮬레이션을 위한 인터커넥션 영향을 포함한 선택적 연결정보를 생성하는 장치 및 그 방법{Device and method for generating selective netlist having interconnection influence for the simulation of semiconductor integrated circuit}

**【도면의 간단한 설명】**

본 발명의 상세한 설명에서 사용되는 도면을 보다 충분히 이해하기 위하여, 각 도면의 간단한 설명이 제공된다.

도 1은 본 발명의 제1 실시예에 따른 선택적 연결정보 생성장치를 나타내는 블록 다이어그램이다.

도 2는 본 발명의 제2 실시예에 따른 선택적 연결정보 생성장치를 나타내는 블록 다이어그램이다.

도 3은 본 발명의 제3 실시예에 따른 선택적 연결정보 생성장치를 나타내는 블록 다이어그램이다.

도 4a는 도 1의 개략 연결배선 생성부 또는 도 2의 개략 연결배선 생성부에 의해 생성되는 개략적인 연결배선을 예시적으로 나타내는 도면이다.

도 4b는 도 4a의 개략적인 연결 배선에 대응하는 상세 연결배선을 예시적으로 나타내는 도면이다.

도 5a는 도 4b의 상세 연결배선에 대응하는 기생 저항 및 기생 용량을 포함하는 연결배선의 스키매틱 회로를 나타내는 도면이다.

도 5b는 도 5a의 스키매틱 회로에 대응하는 하이브리드 파이 모델(hybrid  $\pi$  model)을 가지는 연결배선의 스키매틱 회로를 나타내는 도면이다.

도 5c는 도 5b의 하이브리드 파이 모델(PI\_M2)의 내부를 나타내는 도면이다.

도 6a는 도 1의 기생 RC 추출기 또는 도 3의 기생 RC 추출기로부터 추출될 수 있는 SPICE 계열의 연결정보의 일례이다.

도 6b는 도 6a에 대응하는 트리(tree) 구조의 기생 저항 및 기생 용량을 포함하는 연결배선의 스키매틱 회로를 나타내는 도면이다.

도 7a는 도 1, 도 2 또는 도 3의 선택적 연결정보 출력부에 의해 생성되는 선택적 시뮬레이션 스키매틱 회로의 일례를 나타내는 도면이다.

도 7b는 도 7a에 대응하며 선택된 셀들만을 포함하는 선택적 시뮬레이션 스키매틱 회로의 일례를 나타내는 도면이다.

도 8은 본 발명의 제1 실시예에 따른 선택적 연결정보 생성방법을 나타내는 플로우 차트이다.

도 9는 본 발명의 제2 실시예에 따른 선택적 연결정보 생성방법을 나타내는 플로우 차트이다.

도 10은 본 발명의 제3 실시예에 따른 선택적 연결정보 생성방법을 나타내는 플로우 차트이다.

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <17>        본 발명은 반도체 집적 회로의 회로 설계 수단에 관한 것으로, 보다 상세하게는, 반도체 집적 회로의 특정 부분을 시뮬레이션하기 위해 필요한 인터커넥트 영향(interconnection influence)을 포함하는 선택적 연결정보를 생성하는 장치 및 그 방법에 관한 것이다.
- <18>        일반적으로, 반도체 집적 회로의 설계 순서는 먼저 스키매틱 툴(schematic tool)에 의해 스키매틱 회로(schematic circuit)가 설계될 수 있다. 상기 스키매틱 회로는 회로 소자들의 연결관계를 나타내는 도면을 말한다. 그 후, 상기 스키매틱 회로에 포함되는 각각의 회로 소자들은 도전층, 반도체층 및 절연층과 같은 물질층 등의 패턴들로서 설계될 수 있다. 다음으로, 상기 각각의 패턴들이 수직 및 수평으로 배치되는 레이아웃이 설계된 후, 상기 레이아웃을 근거로 하여 각각의 물질층을 적층(deposition) 및 패터닝(patterning)하는 과정을 반복함으로써 원하는 기능의 반도체 집적 회로가 설계된다.
- <19>        스키매틱 툴(schematic tool)에 의해 반도체 집적 회로의 스키매틱 회로가 작성되면, 상기 스키매틱 툴로부터 추출되는 연결 정보(netlist)를 시뮬레이션 장치에 의해 시뮬레이션하여 반도체 집적 회로의 동작을 점검한다. 그리고, 그 시뮬레이션 결과가 만족스럽지 않으면 스키매틱 회로를 수정한다. 여기서, 상기 연결정보란 반도체 집적 회로의 설계가 끝난 후 시뮬레이션 또는 LVS(Layout Versus Schematic, 레이아웃이 스키매틱 회로 설계와 동일하게 작성되었는 지의 여부를 점검하는 것)를 위해 스키매틱 툴로부터

추출되는 파일(file)로서, 스킴매틱 회로에 포함되는 회로 소자들 상호간의 연결 관계 및 상기 회로 소자들로 구성되는 기능 블록들(즉, 셀(cell)들) 상호간의 연결 관계를 표현한다.

<20> 한편, 반도체 집적 회로의 설계 단계 중 프리-레이아웃(pre-layout, 레이아웃 이전)의 설계 단계의 경우, 종래에는 스킴매틱 회로 상의 셀들을 자동으로 연결하여 연결배선(interconnection 또는 wire)을 생성하는 설계 수단이 없으므로, 설계자가 연결배선의 경로를 예측한 후 스킴매틱 툴의 스킴매틱 편집기(schematic editor)를 사용하여 상기 연결배선의 스킴매틱 회로를 직접 입력하였다. 그 후, 설계자는 반도체 집적 회로의 성능에 많은 영향을 미치는 연결배선의 기생 저항 및 기생 용량의 일부만을 모델링(modelling)할 수 있었다. 따라서, 연결배선의 기생 저항 및 기생 용량의 설계 작업은 상대적으로 많은 시간을 요구했고, 반도체 집적 회로의 개략적인 배치정보인 플로어 플랜(floor plan)이 변경되면, 상기 연결배선의 기생 저항 및 기생 용량을 용이하게 변경하기 어려웠다. 따라서, 상기 프리-레이아웃의 설계 단계에서 연결배선의 기생 저항 및 기생 용량을 고려한 반도체 집적 회로의 시뮬레이션의 실행이 어려웠다..

<21> 또한, 반도체 집적 회로의 포스트-레이아웃(post-layout, 레이아웃 이후)의 설계 단계에서 반도체 집적회로를 시뮬레이션하는 경우, 종래에는 반도체 집적 회로의 레이아웃으로부터 추출되는 기생 저항 및 기생 용량이 포함된 연결배선의 연결정보 파일이 시뮬레이션 장치에 직접 인터페이스(interface)되었다. 그러므로, 반도체 집적회로를 시뮬레이션할 때 컨버전스 에러(convergence error)와 같은 오류가 자주 발생하였으며, 시뮬레이션의 결과 분석을 위해 프로브 문(probe

sentence) 삽입과 같은 제어 카드 (control card)를 입력할 때 어려움이 많았다.

그리고, 시뮬레이션 결과 분석 과정에서 스키매틱 회로가 아닌 파일형식을 가지는 연결 정보에서 연결관계가 추적되어야 하기 때문에 불편한 점이 많았다.

<22> 한편, 설계된 반도체 집적 회로 내의 임계 경로(critical path)를 자동으로 추출한 후, 상기 임계 경로에 대한 연결정보를 시뮬레이션 장치에 인터페이스(interface)로서 제공하는 레이아웃 설계 수단(예를 들어, CAD tool)이 있다. 설계자는 상기 임계 경로의 입력포트(input port)와 출력포트(output port)를 지정한다. 그런데, 상기 시뮬레이션 장치에 입력되는 연결정보는 파일(file)의 형식을 가지므로, 스키매틱 회로가 변경되는 경우 상기 시뮬레이션 방법은 불편해질 수 있다. 그리고, 상기 임계 경로는 설계자의 입력 정보(예를 들어, 입력포트 및 출력포트 등)를 근거로 하여 자동으로 추출되므로, 설계자가 고려하는 임계 경로가 정의되기 어려울 수 있다. 또한, 상기 시뮬레이션 방법은 반도체 집적 회로 전체(full-chip)에 대해 수행되므로, 상대적으로 많은 시뮬레이션 시간이 소비될 수 있다.

#### 【발명이 이루고자 하는 기술적 과제】

<23> 본 발명이 이루고자 하는 제1 기술적 과제는 스키매틱 회로에서 선택된 셀의 연결 정보를 생성하는 선택적 연결정보 생성장치 및 그 방법을 제공하는 것이다.

<24> 본 발명이 이루고자 하는 제2 기술적 과제는 프리-레이아웃 단계에서 스키매틱 톨(또는 선택적 연결정보 처리기)을 사용하여 시뮬레이션 장치에 입력될 인터커넥션 영향을 포함하는 선택적 연결 정보를 생성하는 선택적 연결정보 생성장치 및 그 방법을 제공하는 것이다.

<25> 본 발명이 이루고자 하는 제3 기술적 과제는 포스트-레이아웃 단계에서 스키매틱 툴(또는 선택적 연결정보 처리기)을 사용하여 시뮬레이션 장치에 입력될 인터커넥션 영향을 포함하는 선택적 연결 정보를 생성하는 선택적 연결정보 생성장치 및 그 방법을 제공하는 것이다.

<26> 본 발명이 이루고자 하는 제4 기술적 과제는 프리-레이아웃 단계 및 포스트-레이아웃 단계에서 스키매틱 툴(또는 선택적 연결정보 처리기)을 사용하여 시뮬레이션 장치에 입력될 인터커넥션 영향을 포함하는 선택적 연결 정보를 생성하는 선택적 연결정보 생성장치 및 그 방법을 제공하는 것이다.

#### 【발명의 구성 및 작용】

<27> 상기의 제1 기술적 과제를 달성하기 위하여 본 발명에 따른 선택적 연결정보 생성장치는 반도체 집적회로의 특정 부분을 시뮬레이션하기 위해 필요한 선택적 연결정보를 생성하는 선택적 연결정보 생성장치에 관한 것이다. 본 발명에 따른 선택적 연결정보 생성장치는, 각각의 셀들에 포함된 회로 소자들의 정보와 상기 회로 소자들의 연결관계에 대한 정보와 상기 셀들의 개략적인 배치 정보를 포함하는 입력 정보에 응답하여, 스키매틱 회로를 생성하는 스키매틱 회로 생성부; 및 선택 정보에 응답하여, 상기 스키매틱 회로에 포함되는 적어도 하나의 셀을 선택하고 상기 선택된 셀의 연결정보를 생성하는 선택적 연결정보 출력부를 구비하는 것을 특징으로 한다.

<28> 상기의 제2 기술적 과제를 달성하기 위하여 본 발명에 따른 선택적 연결정보 생성장치는 반도체 집적 회로의 특정 부분을 시뮬레이션하기 위해 필요한 선택적 연결정보를 생성하는 선택적 연결정보 생성장치에 관한 것이다. 본 발명에 따른 선택적 연결정보 생성장치는, 각각의 셀들에 포함된 회로 소자들의 정보와 상기 회로 소자들의 연결관계

에 대한 정보와 상기 셀들의 개략적인 배치 정보를 포함하는 입력 정보, 상기 셀들을 연결하는 연결배선의 정보 및 상기 셀들 중 특정 동작을 수행하는 셀들을 선택하는 선택정보에 응답하여, 상기 셀들을 포함하는 스키매틱 회로, 상기 스키매틱 회로와 상기 연결배선의 스키매틱 회로가 결합된 시뮬레이션 스키매틱 회로, 및 상기 시뮬레이션 스키매틱 회로의 특정 동작을 수행하는 셀들의 선택적 연결정보를 생성하는 선택적 연결정보 처리기; 및 상기 선택적 연결정보 처리기로부터 제공되는 상기 스키매틱 회로에 포함되는 셀들의 위치 정보에 응답하여 상기 연결배선을 생성하고, 상기 생성된 연결 배선의 정보를 상기 선택적 연결정보 처리기에 제공하는 연결배선 생성기를 구비하는 것을 특징으로 한다.

<29> 바람직한 실시예에 따르면, 상기 선택적 연결정보 처리기는, 상기 입력정보에 응답하여, 상기 스키매틱 회로를 생성하는 스키매틱 회로 생성부; 상기 연결배선의 정보에 응답하여, 상기 연결배선의 스키매틱 회로를 생성하는 배선 스키매틱 회로 생성부; 상기 스키매틱 회로의 셀들에 포함되는 제1 포트들과 상기 제1 포트들에 대응하는 배선 스키매틱 회로의 제2 포트들을 결합하여 상기 시뮬레이션 스키매틱 회로를 생성하는 시뮬레이션 스키매틱 회로 생성부; 및 상기 선택정보에 응답하여, 상기 시뮬레이션 스키매틱 회로의 특정한 동작을 수행하는 셀들을 선택하고 상기 선택된 셀들의 선택적 연결정보를 생성하는 선택적 연결정보 출력부를 구비한다.

<30> 바람직한 실시예에 따르면, 상기 배선 스키매틱 회로 생성부에 의해 생성되는 스키매틱 회로는 상기 셀들 상호간의 위치관계를 유지하며 하이브리드 파이 모델을 포함한다.

- <31> 바람직한 실시예에 따르면, 상기 선택정보에 의해 선택된 셀들에 상기 연결배선을 통해 연결된 선택되지 않은 셀은 용량소자로서 된다.
- <32> 상기의 제3 기술적 과제를 달성하기 위하여 본 발명에 따른 선택적 연결정보 생성 장치는 반도체 집적 회로의 특정 부분을 시뮬레이션하기 위해 필요한 선택적 연결정보를 생성하는 선택적 연결정보 생성장치에 관한 것이다. 본 발명에 따른 선택적 연결정보 생성장치는, 각각의 셀들에 포함된 회로 소자들의 정보와 상기 회로 소자들의 연결관계에 대한 정보와 상기 셀들의 개략적인 배치 정보를 포함하는 입력 정보, 상기 셀들을 연결하는 연결배선의 레이아웃에 기생하는 기생 저항 및 기생 용량의 연결정보, 및 상기 셀들 중 특정 동작을 수행하는 셀들을 선택하는 선택정보에 응답하여, 상기 셀들을 포함하는 스키매틱 회로, 상기 스키매틱 회로와 상기 연결배선 레이아웃의 스키매틱 회로가 결합된 시뮬레이션 스키매틱 회로, 및 상기 시뮬레이션 스키매틱 회로의 특정 동작을 수행하는 셀들의 선택적 연결정보를 생성하는 선택적 연결정보 처리기; 상기 선택적 연결정보 처리기로부터 제공되는 상기 스키매틱 회로의 정보에 응답하여 상기 반도체 집적 회로의 레이아웃을 생성하는 레이아웃 생성기; 및 상기 레이아웃 생성기로부터 생성되는 연결배선의 레이아웃에 기생하는 기생 저항 및 기생 용량의 연결정보를 추출하여 상기 선택적 연결정보 처리기에 제공하는 기생 RC 추출기를 구비하는 것을 특징으로 한다.
- <33> 바람직한 실시예에 따르면, 상기 선택적 연결정보 처리기는 상기 입력정보에 응답하여, 상기 스키매틱 회로를 생성하는 스키매틱 회로 생성부; 상기 기생 저항 및 기생 용량의 연결정보에 응답하여, 상기 연결배선 레이아웃의 스키매틱 회로를 생성하는 배선 스키매틱 회로 생성부; 상기 스키매틱 회로의 셀들에 포함되는 제1 포트들과 상기 제1

포트들에 대응하는 연결배선 레이아웃의 스키패턴 회로에 포함된 제2 포트들을 결합하여 상기 시뮬레이션 스키패턴 회로를 생성하는 시뮬레이션 스키패턴 회로 생성부; 및 상기 선택정보에 응답하여, 상기 시뮬레이션 스키패턴 회로의 특정한 동작을 수행하는 셀들을 선택하고 상기 선택된 셀들의 선택적 연결정보를 생성하는 선택적 연결정보 출력부를 구비한다.

<34>      상기의 제4 기술적 과제를 달성하기 위하여 본 발명에 따른 선택적 연결정보 생성 장치는 반도체 집적 회로의 특정 부분을 시뮬레이션하기 위해 필요한 선택적 연결정보를 생성하는 선택적 연결정보 생성장치에 관한 것이다. 본 발명에 따른 선택적 연결정보 생성장치는, 각각의 셀들에 포함된 회로 소자들의 정보와 상기 회로 소자들의 연결관계에 대한 정보와 상기 셀들의 개략적인 배치 정보를 포함하는 입력 정보, 상기 셀들을 연결하는 연결배선의 정보, 상기 셀들을 연결하는 연결배선의 레이아웃에 기생하는 기생 저항 및 기생 용량의 연결정보, 및 상기 셀들 중 특정 동작을 수행하는 셀들을 선택하는 선택정보에 응답하여, 상기 셀들을 포함하는 스키패턴 회로, 상기 스키패턴 회로와 상기 연결배선의 스키패턴 회로가 결합된 제1 시뮬레이션 스키패턴 회로, 상기 스키패턴 회로와 상기 기생 저항 및 기생 용량의 연결정보에 대응하는 스키패턴 회로가 결합된 제2 시뮬레이션 스키패턴 회로, 및 상기 제2 시뮬레이션 스키패턴 회로의 특정 동작을 수행하는 셀들의 선택적 연결정보를 생성하는 선택적 연결정보 처리기; 상기 선택적 연결정보 처리기로부터 제공되는 상기 스키패턴 회로에 포함되는 셀들의 위치 정보에 응답하여 상기 연결배선을 생성하고, 상기 생성된 연결 배선의 정보를 상기 선택적 연결정보 처리기에 제공하는 연결배선 생성기; 상기 선택적 연결정보 처리기로부터 제공되는 상기 스키패턴 회로의 정보에 응답하여 상기 반도체 집적 회로의 레이아웃을 생성하는 레이아웃

생성기; 및 상기 레이아웃 생성기로부터 생성되는 연결배선의 레이아웃에 기생하는 기생 저항 및 기생 용량의 연결정보를 추출하여 상기 선택적 연결정보 처리기에 제공하는 기생 RC 추출기를 구비하는 것을 특징으로 한다.

<35> 바람직한 실시예에 따르면, 상기 선택적 연결정보 생성장치는 상기 기생 RC 추출기에 의해 추출되는 셀들의 레이아웃에 기생하는 기생 저항 및 기생 용량의 선택적 연결정보와 상기 선택된 셀들의 선택적 연결정보를 결합하여 상기 결합된 선택적 연결정보를 생성한다.

<36> 바람직한 실시예에 따르면, 상기 선택적 연결정보 처리기는 상기 입력정보에 응답하여, 상기 스키매틱 회로를 생성하는 스키매틱 회로 생성부; 상기 연결배선의 정보에 응답하여, 상기 연결배선의 스키매틱 회로를 생성하는 제1 배선 스키매틱 회로 생성부; 상기 기생 저항 및 기생 용량의 연결정보에 응답하여, 상기 연결배선 레이아웃의 스키매틱 회로를 생성하는 제2 배선 스키매틱 회로 생성부; 상기 스키매틱 회로의 셀들에 포함되는 제1 포트들과 상기 제1 포트들에 대응하는 연결배선 스키매틱 회로의 제2 포트들을 결합하여 상기 제1 시뮬레이션 스키매틱 회로를 생성 및 저장하고, 상기 스키매틱 회로의 셀들에 포함되는 제1 포트들과 상기 제1 포트들에 대응하는 연결배선 레이아웃의 스키매틱 회로들의 제2 포트들을 결합하여 상기 제2 시뮬레이션 스키매틱 회로를 생성하는 시뮬레이션 스키매틱 회로 생성부로서, 상기 저장된 제1 시뮬레이션 스키매틱 회로를 상기 생성된 제2 시뮬레이션 스키매틱 회로로 대체하는 상기 시뮬레이션 스키매틱 회로 생성부; 및 상기 선택정보에 응답하여, 상기 대체된 시뮬레이션 스키매틱 회로의 특정한 동작을 수행하는 셀들을 선택하고 상기 선택된 셀들의 선택적 연결정보를 생성하는 선택적 연결정보 출력부를 구비한다.

- <37> 본 발명과 본 발명의 동작상의 이점 및 본 발명의 실시에 의하여 달성되는 목적을 충분히 이해하기 위해서는 본 발명의 바람직한 실시예를 예시하는 첨부 도면 및 첨부 도면에 기재된 내용을 참조하여야만 한다.
- <38> 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명함으로써, 본 발명을 상세히 설명한다. 각 도면에 제시된 동일한 참조부호는 동일한 부재를 나타낸다.
- <39> 도 1은 본 발명의 제1 실시예에 따른 선택적 연결정보 생성 장치를 나타내는 블록 다이어그램이다. 도 1을 참조하면, 선택적 연결정보 생성장치(100)는 선택적 연결정보 처리기(110), 연결배선 생성기(120), 레이아웃 생성기(130) 및 기생 RC 추출기(140)를 구비한다. 선택적 연결정보 처리기(110)는 스키매틱 회로 생성부(111), 제1 배선 스키매틱 회로 생성부(112), 제2 배선 스키매틱 회로 생성부(113), 시뮬레이션 스키매틱 회로 생성부(114) 및 선택적 연결정보 출력부(115)를 구비하고, 선택적 연결정보 처리기(110)는 스키매틱 툴(schematic tool)로도 언급될 수 있다. 연결배선 생성기(120)는 개략 연결배선 생성부(121) 및 상세 연결배선 생성부(122)를 구비하고, 레이아웃 생성기(130)는 레이아웃 툴(layout tool)로도 언급될 수 있다.
- <40> 스키매틱 회로 생성부(111)는 입력정보(IN)를 수신하여 스키매틱 회로를 생성한다. 여기서, 입력정보(IN)는 상기 스키매틱 회로의 셀들 각각에 포함된 회로 소자들의 정보와 상기 회로 소자들의 연결관계에 대한 정보와 상기 셀들의 개략적인 배치 정보를 포함한다. 상기 셀은 특정한 기능을 수행하는 상호 연결된 다수개의 회로 소자들을 포함하며, 예를 들어, 하나의 인버터(inverter)를 구비할 수 있다.

- <41> 한편, 스키매틱 회로 생성부(111)로부터 생성되는 스키매틱 회로의 정보는 도 1에 도시된 "A" 경로를 따라 선택적 연결정보 출력부(115)에 제공될 수 있다. 그러면, 선택적 연결정보 출력부(115)는 선택정보(SEL)에 응답하여 스키매틱 회로 상의 특정한 셀을 선택하고, 상기 선택된 셀의 연결정보를 출력하여 시뮬레이션 장치(150)에 제공한다.
- <42> 연결배선 생성기(120)는 반도체 집적 회로의 프리-레이아웃(pre-layout) 설계 단계에서 사용되며, 스키매틱 회로 생성부(111)로부터 생성되는 스키매틱 회로에 포함되는 각각의 셀들의 위치 정보를 수신하여 상기 셀들을 연결하는 연결배선(interconnection)을 생성한다. 연결배선 생성기(120)는 개략 연결배선 생성부(121)만을 포함할 수도 있고, 개략 연결배선 생성부(121) 및 상세 연결배선 생성부(122) 모두를 포함할 수도 있다.
- <43> 개략 연결배선 생성부(121)는 스키매틱 회로 생성부(111)로부터 각각의 셀들의 위치 정보를 수신하고, 상기 수신된 셀들의 위치 정보를 근거로 하여 셀들간의 연결배선을 개략적으로 생성한다. 상기 개략적인 연결 배선은 연결배선의 종류 및 폭에 관한 정보를 포함하지 않는다. 상기 개략적인 연결배선은 셀들 상호간의 최단 거리(shortest path)로 연결되는 것이 바람직하다.
- <44> 상세 연결배선 생성부(122)는 개략 연결배선 생성부(121)로부터 개략적인 연결배선의 정보를 수신하고, 상기 수신된 개략적인 연결배선의 정보를 근거로 하여 상세한 연결배선을 생성한다. 상기 상세 연결배선은 연결배선의 종류, 폭 및 길이에 관한 정보를 포함한다.
- <45> 제1 배선 스키매틱 회로 생성부(112)는 상세 연결배선 생성부(122)로부터 상세 연결배선의 정보를 수신하고, 상기 수신된 상세 연결배선의 정보를 근거로 하여 기생 저항 및 기생 용량이 포함된 스키매틱 회로를 생성한다.

- <46> 레이아웃 생성기(130)는 반도체 집적 회로의 포스트-레이아웃(post-layout) 설계 단계에서 사용되며, 스키매틱 회로 생성부(111)로부터 생성되는 스키매틱 회로의 정보를 수신하여 반도체 집적 회로의 레이아웃을 생성한다.
- <47> 기생 RC 추출기(140)는 레이아웃 생성기(130)로부터 생성되는 셀의 레이아웃 및 연결배선의 레이아웃으로부터 각각 셀 내부의 연결배선의 레이아웃에 기생하는 기생 저항 및 기생 용량을 포함하는 연결정보(CIF)와 연결배선의 레이아웃에 기생하는 기생 저항 및 기생 용량을 포함하는 연결정보(IF)를 파일(file)로서 추출한다.
- <48> 제2 배선 스키매틱 회로 생성부(113)는 기생 RC 추출기(140)로부터 상기 연결정보의 파일(IF)을 수신하고, 상기 수신된 파일을 근거로 하여 기생 저항 및 기생 용량을 포함하는 연결배선의 스키매틱 회로를 생성한다.
- <49> 시뮬레이션 스키매틱 회로 생성부(114)는 스키매틱 회로 생성부(111)로부터 셀들의 제1 포트(port)들을 포함하는 스키매틱 회로의 정보와, 제1 배선 스키매틱 회로 생성부(112)로부터 상기 제1 포트들에 대응하는 기생 저항 및 기생 용량이 연결된 제2 포트들을 포함하는 스키매틱 회로의 정보를 수신하고, 상기 수신된 두 개의 정보로부터 대응되는 포트들을 결합하여 시뮬레이션을 하기 위한 제1 시뮬레이션 스키매틱 회로를 생성하고 저장한다. 따라서, 시뮬레이션 스키매틱 회로 생성부(114)에 의해 인터커넥션 영향을 포함하는 시뮬레이션 스키매틱 회로가 생성되므로, 설계자는 상기 생성된 시뮬레이션 스키매틱 회로 상에 다양한 시뮬레이션을 위한 시뮬레이션 옵션(option)(예를 들어, 제어 카드(control card))을 삽입하는 것이 용이하다.
- <50> 또한, 시뮬레이션 스키매틱 회로 생성부(114)는 스키매틱 회로 생성부(111)로부터 셀들의 제1 포트들을 포함하는 스키매틱 회로의 정보와, 제2 배선 스키매틱 회로 생성부

(113)로부터 상기 제1 포트들에 대응하는 기생 저항 및 기생 용량이 연결된 제2 포트들을 포함하는 스킴매틱 회로의 정보를 수신하고, 상기 수신된 두 개의 정보로부터 대응되는 포트들을 결합하여 시뮬레이션을 하기 위한 제2 시뮬레이션 스킴매틱 회로를 생성하고 상기 저장된 제1 시뮬레이션 회로를 상기 제2 시뮬레이션 스킴매틱 회로로 대체한다.

<51>       선택적 연결정보 출력부(115)는 선택정보(SEL)와, 상기 대체된 제2 시뮬레이션 스킴매틱 회로의 정보를 수신하고, 상기 수신된 선택 정보를 근거로 하여 반도체 집적 회로의 특정 동작(예를 들어, 반도체 메모리 장치의 리드동작(read operation))을 수행하는 셀들을 선택하고 상기 선택된 셀들의 연결정보를 파일로서 출력한다. 여기서, 선택정보(SEL)는 반도체 집적 회로의 설계자에 의해 입력된다. 한편, 상기 출력된 선택적 연결정보는 기생 RC 추출기(140)에 의해 상기 선택된 셀들의 레이아웃으로부터 추출되는 셀 내부의 레이아웃의 연결정보(CIF)와 포트의 종류 및 순서가 일치되도록 결합되어 시뮬레이션 장치(150)에 제공될 수도 있다. 상기 결합된 선택적 연결정보는 셀 내부의 레이아웃의 연결정보(CIF)를 포함하므로, 보다 정확한 시뮬레이션을 도울 수 있다.

<52>       시뮬레이션 장치(150)는 선택적 연결정보 출력부(115)로부터 선택적 연결정보를 수신하거나 또는 상기 결합된 선택적 연결정보를 수신하고, 상기 수신된 선택적 연결정보를 근거로 하여 반도체 집적 회로의 특정 동작을 시뮬레이션(simulation)한다. 따라서, 본 발명의 제1 실시예에 따른 선택적 연결정보 생성장치(100)는 반도체 집적 회로의 특정 부분만을 시뮬레이션하기 위해 필요한 인터커넥션 영향이 포함된 선택적 연결정보를 생성하므로, 레이아웃 전후에 있어서 정확한 시뮬레이션을 도울 수 있고 시뮬레이션 시간을 현저히 감소시킬 수 있다.

- <53> 도 2는 본 발명의 제2 실시예에 따른 선택적 연결정보 생성장치를 나타내는 블록 다이어그램이다. 도 2를 참조하면, 선택적 연결정보 생성장치(200)는 선택적 연결정보 처리기(210) 및 연결배선 생성기(220)를 구비한다. 선택적 연결정보 처리기(210)는 스키매틱 회로 생성부(211), 배선 스키매틱 회로 생성부(212), 시뮬레이션 스키매틱 회로 생성부(213) 및 선택적 연결정보 출력부(214)를 구비하고, 선택적 연결정보 처리기(210)는 스키매틱 톨로도 언급될 수 있다.
- <54> 스키매틱 회로 생성부(211)는 입력정보(IN)를 수신하여 스키매틱 회로를 생성한다. 여기서, 입력정보(IN)는 상기 스키매틱 회로의 셀들 각각에 포함된 회로 소자들의 정보와 상기 회로 소자들의 연결관계에 대한 정보와 상기 셀들의 개략적인 배치 정보를 포함한다. 상기 셀은 특정한 기능을 수행하는 상호 연결된 다수개의 회로 소자들을 포함하며, 예를 들어, 하나의 인버터(inverter)를 구비할 수 있다.
- <55> 한편, 스키매틱 회로 생성부(211)로부터 생성되는 스키매틱 회로의 정보는 도 2에 도시된 "B" 경로를 따라 선택적 연결정보 출력부(214)에 제공될 수 있다. 그러면, 선택적 연결정보 출력부(214)는 선택정보(SEL)에 응답하여 스키매틱 회로 상의 특정한 셀을 선택하고, 상기 선택된 셀 내부의 연결정보를 출력하여 시뮬레이션 장치(240)에 제공한다.
- <56> 연결배선 생성기(220)는 반도체 집적 회로의 프리-레이아웃(pre-layout) 설계 단계에서 사용되며, 스키매틱 회로 생성부(211)로부터 생성되는 스키매틱 회로에 포함되는 각각의 셀들의 위치 정보를 수신하여 상기 셀들을 연결하는 연결배선(interconnection)을 생성한다. 연결배선 생성기(220)는 개략 연결배선 생성부(221)만을 포함할 수도 있고

, 도 2에 도시된 바와 같이 개략 연결배선 생성부(221) 및 상세 연결배선 생성부(222) 모두를 포함할 수도 있다.

- <57> 개략 연결배선 생성부(221)는 스키매틱 회로 생성부(211)로부터 각각의 셀들의 위치 정보를 수신하고, 상기 수신된 셀들의 위치 정보를 근거로 하여 셀들간의 연결배선을 개략적으로 생성한다. 상기 개략적인 연결 배선은 연결배선의 종류 및 폭에 관한 정보를 포함하지 않는다. 상기 개략적인 연결배선은 셀들 상호간의 최단 거리(shortest path)로 연결되는 것이 바람직하다.
- <58> 상세 연결배선 생성부(222)는 개략 연결배선 생성부(221)로부터 개략적인 연결배선의 정보를 수신하고, 상기 수신된 개략적인 연결배선의 정보를 근거로 하여 상세한 연결배선을 생성한다. 상기 상세 연결배선은 연결배선의 종류, 폭 및 길이에 관한 정보를 포함한다.
- <59> 배선 스키매틱 회로 생성부(212)는 상세 연결배선 생성부(222)로부터 상세 연결배선의 정보를 수신하고, 상기 수신된 상세 연결배선의 정보를 근거로 하여 기생 저항 및 기생 용량이 포함된 스키매틱 회로를 생성한다.
- <60> 시뮬레이션 스키매틱 회로 생성부(213)는 스키매틱 회로 생성부(211)로부터 셀들의 제1 포트(port)들을 포함하는 스키매틱 회로의 정보와, 배선 스키매틱 회로 생성부(212)로부터 상기 제1 포트들에 대응하는 기생 저항 및 기생 용량이 연결된 제2 포트들을 포함하는 스키매틱 회로의 정보를 수신하고, 상기 수신된 두 개의 정보로부터 대응되는 포트들을 결합하여 시뮬레이션을 하기 위한 시뮬레이션 스키매

틱 회로를 생성하고 저장한다. 따라서, 시뮬레이션 스키매틱 회로 생성부(213)에 의해 인터커넥션 영향을 포함하는 시뮬레이션 스키매틱 회로가 생성되므로, 설계자는 상기 생성된 시뮬레이션 스키매틱 회로 상에 다양한 시뮬레이션을 위한 시뮬레이션 옵션(예를 들어, 제어 카드(control card))을 삽입하는 것이 용이하다.

<61>       선택적 연결정보 출력부(214)는 선택정보(SEL)와, 상기 시뮬레이션 스키매틱 회로의 정보를 수신하고, 상기 수신된 선택 정보를 근거로 하여 반도체 집적 회로의 특정 동작(예를 들어, 반도체 메모리 장치의 리드동작(read operation))을 수행하는 셀들을 선택하고 상기 선택된 셀들의 연결정보를 파일로서 출력한다. 여기서, 선택정보(SEL)는 반도체 집적 회로의 설계자에 의해 입력된다.

<62>       시뮬레이션 장치(240)는 선택적 연결정보 출력부(214)로부터 선택적 연결정보를 수신하고, 상기 수신된 선택적 연결정보를 근거로 하여 반도체 집적 회로의 특정 동작을 시뮬레이션(simulation)한다. 따라서, 본 발명의 제2 실시예에 따른 선택적 연결정보 생성장치(200)는 반도체 집적 회로의 특정 부분만을 시뮬레이션하기 위해 필요한 인터커넥션 영향을 포함하는 선택적 연결정보를 생성하므로, 레이아웃 전에 있어서 정확한 시뮬레이션을 도울 수 있고 시뮬레이션 시간을 현저히 감소시킬 수 있다.

<63>       도 3은 본 발명의 제3 실시예에 따른 선택적 연결정보 생성장치를 나타내는 블록 다이어그램이다. 도 3을 참조하면, 선택적 연결정보 생성장치(300)는 선택적 연결정보 처리기(310), 레이아웃 생성기(320) 및 기생 RC 추출기(330)를 구비한다. 선택적 연결정보 처리기(310)는 스키매틱 회로 생성부(311), 배선 스키매틱 회로 생성부(312), 시뮬레이션 스키매틱 회로 생성부(313) 및 선택적 연결정보 출력부(314)를 구비하고, 선택적 연결정보 처리기(310)는 스키매틱 틀로도 언급될 수 있다.

- <64> 스키매틱 회로 생성부(311)는 입력정보(IN)를 수신하여 스키매틱 회로를 생성한다. 여기서, 입력정보(IN)는 상기 스키매틱 회로의 셀들 각각에 포함된 회로 소자들의 정보와 상기 회로 소자들의 연결관계에 대한 정보와 상기 셀들의 개략적인 배치 정보를 포함한다. 상기 셀은 특정한 기능을 수행하는 상호 연결된 다수개의 회로 소자들을 포함하며, 예를 들어, 하나의 인버터(inverter)를 구비할 수 있다.
- <65> 한편, 스키매틱 회로 생성부(311)로부터 생성되는 스키매틱 회로의 정보는 도 3에 도시된 "C" 경로를 따라 선택적 연결정보 출력부(314)에 제공될 수 있다. 그러면, 선택적 연결정보 출력부(314)는 선택정보(SEL)에 응답하여 스키매틱 회로 상의 특정한 셀을 선택하고, 상기 선택된 셀의 연결정보를 출력하여 시뮬레이션 장치(350)에 제공한다.
- <66> 레이아웃 생성기(320)는 반도체 집적 회로의 포스트-레이아웃(post-layout) 설계 단계에서 사용되며, 스키매틱 회로 생성부(311)로부터 생성되는 스키매틱 회로의 정보를 수신하여 반도체 집적 회로의 레이아웃을 생성한다. 레이아웃 생성기(320)는 레이아웃 툴로도 언급될 수 있다.
- <67> 기생 RC 추출기(330)는 레이아웃 생성기(320)로부터 생성되는 셀의 레이아웃 및 연결배선의 레이아웃으로부터 각각 셀 내부의 연결배선의 레이아웃에 기생하는 기생 저항 및 기생 용량을 포함하는 연결정보(CIF)와 연결배선의 레이아웃에 기생하는 기생 저항 및 기생 용량을 포함하는 연결정보(IF)를 파일로서 추출한다.
- <68> 배선 스키매틱 회로 생성부(312)는 기생 RC 추출기(330)로부터 상기 연결정보의 파일(IF)을 수신하고, 상기 수신된 파일을 근거로 하여 기생 저항 및 기생 용량을 포함하는 연결배선의 스키매틱 회로를 생성한다.

<69> 시뮬레이션 스키매틱 회로 생성부(313)는 스키매틱 회로 생성부(311)로부터 셀들의 제1 포트(port)들을 포함하는 스키매틱 회로의 정보와, 배선 스키매틱 회로 생성부(312)로부터 상기 제1 포트들에 대응하는 기생 저항 및 기생 용량이 연결된 제2 포트들을 포함하는 스키매틱 회로의 정보를 수신하고, 상기 수신된 두 개의 정보로부터 대응되는 포트들을 결합하여 시뮬레이션을 하기 위한 시뮬레이션 스키매틱 회로를 생성하고 저장한다. 따라서, 시뮬레이션 스키매틱 회로 생성부(313)에 의해 인터커넥션 영향을 포함하는 시뮬레이션 스키매틱 회로가 생성되므로, 설계자는 상기 생성된 시뮬레이션 스키매틱 회로 상에 다양한 시뮬레이션을 위한 시뮬레이션 옵션(예를 들어, 제어 카드(control card))을 삽입하는 것이 용이하다.

<70> 선택적 연결정보 출력부(314)는 선택정보(SEL)와, 상기 시뮬레이션 스키매틱 회로의 정보를 수신하고, 상기 수신된 선택 정보를 근거로 하여 반도체 집적 회로의 특정 동작(예를 들어, 반도체 메모리 장치의 리드동작(read operation))을 수행하는 셀들을 선택하고 상기 선택된 셀들의 연결정보를 파일로서 출력한다. 여기서, 선택정보(SEL)는 반도체 집적 회로의 설계자에 의해 입력된다. 한편, 상기 출력된 선택적 연결정보는 기생 RC 추출기(330)에 의해 상기 선택된 셀들의 레이아웃으로부터 추출되는 셀 내부의 레이아웃의 연결정보(CIF)와 포트의 종류 및 순서가 일치되도록 결합되어 시뮬레이션 장치(350)에 제공될 수도 있다. 상기 결합된 선택적 연결정보는 셀 내부의 레이아웃의 연결정보(CIF)를 포함하므로, 보다 정확한 시뮬레이션을 도울 수 있다.

<71> 시뮬레이션 장치(350)는 선택적 연결정보 출력부(314)로부터 선택적 연결정보를 수신하거나 또는 상기 결합된 선택적 연결정보를 수신하고, 상기 수신된 선택적 연결정보를 근거로 하여 반도체 집적 회로의 특정 동작을 시뮬레이션(simulation)한다. 따라서,

본 발명의 제3 실시예에 따른 선택적 연결정보 생성장치(300)는 반도체 집적 회로의 특정 부분만을 시뮬레이션하기 위해 필요한 인터커넥션 영향을 포함하는 선택적 연결정보를 생성하므로, 레이아웃이후에 있어서 정확한 시뮬레이션을 도울 수 있고 시뮬레이션 시간을 현저히 감소시킬 수 있다.

<72> 도 4a는 도 1의 개략 연결배선 생성부 또는 도 2의 개략 연결배선 생성부에 의해 생성되는 개략적인 연결배선을 예시적으로 나타내는 도면이다. 도 4a를 참조하면, C1, C2, C3, C4 및 C5는 각각 셀을 나타낸다. 예시적으로 각각의 셀들(C1, C3, C4 및 C5)이 상호 연결되어 개략적인 연결배선이 구성된다. 상기 개략적인 연결배선은 연결 배선의 종류 및 폭에 대한 정보를 포함하지 않는다.

<73> 도 4b는 도 4a의 개략적인 연결 배선에 대응하는 상세 연결 배선을 예시적으로 나타내는 도면이다. 도 4b를 참조하면, C1, C2, C3, C4 및 C5는 각각 셀을 나타내고, M1 및 M2는 각각 금속층을 나타낸다. 예시적으로 각각의 셀들(C1, C3, C4 및 C5)이 각각의 금속층(M1, M2)을 통해 상호 연결되어 상세 연결배선이 구성된다. 상기 상세 연결배선은 연결 배선의 종류, 폭 및 길이에 대한 정보를 포함한다.

<74> 도 5a는 도 4b의 상세 연결배선에 대응하는 기생 저항 및 기생 용량을 포함하는 연결배선의 스키매틱 회로를 나타내는 도면이다. 도 5a를 참조하면, 기생 저항 및 기생 용량을 포함하는 연결배선의 스키매틱 회로는 도 1의 제1 배선 스키매틱 회로 생성부 또는 도 2의 배선 스키매틱 회로 생성부에 의해 생성된다. 그리고, 상기 기생 저항 및 기생 용량을 포함하는 연결 배선의 스키매틱 회로는 각각의 셀들의 포트들의 위치관계(topology)를 그대로 유지한 상태로 생성된다.

- <75> 도 5b는 도 5a의 스키매틱 회로에 대응하는 하이브리드 파이 모델(hybrid  $\pi$  model)을 가지는 연결배선의 스키매틱 회로를 나타내는 도면이다. 도 5b를 참조하면, PI\_M1 및 PI\_M2는 각각 서로 다른 하이브리드 파이 모델을 나타내고 하이브리드 파이 모델은 설계자에 의해 지정된다. 그리고, 하이브리드 파이 모델(hybrid  $\pi$  model)을 가지는 스키매틱 회로도 각각의 셀들의 포트들의 위치관계(topology)를 그대로 유지한 상태로 생성된다. 도 5c는 도 5b의 하이브리드 파이 모델(PI\_M2)의 내부를 나타내는 도면이다.
- <76> 도 6a는 도 1의 기생 RC 추출기 또는 도 3의 기생 RC 추출기로부터 추출될 수 있는 SPICE 계열의 연결정보의 일례이다. 도 6a를 참조하면, I1, I2, I3 및 I4는 각각 스키매틱 회로의 셀에 대응하는 인스턴스(instance)의 이름을 지시한다. 예를 들어, 상기 SPICE 계열의 연결정보(netlist)의 첫째 줄, 즉 R1 I1:y A:1 10 을 설명하면, 저항값이 10 인 제1 저항(R1)이 제1 인스턴스(I1)의 포트(y)와 네트(net) A의 노드(node, 1)의 사이에 위치한다는 것을 의미한다. 나머지 줄들도 상기와 유사한 방식으로 기재된다.
- <77> 도 6b는 도 6a에 대응하는 트리(tree) 구조의 기생 저항 및 기생 용량을 포함하는 연결배선의 스키매틱 회로를 나타내는 도면이다. 도 6b를 참조하면, 상기 트리 구조의 기생 저항 및 기생 용량을 포함하는 스키매틱 회로는 도 1의 제2 배선 스키매틱 회로 생성부 또는 도 3의 배선 스키매틱 회로 생성부로부터 생성된다. 설계자는 상기 트리 구조의 기생 저항 및 기생 용량을 포함하는 스키매틱 회로로부터 구동단(I1:y)에서 출력단(14:a)으로 진행되는 신호의 RC 지연값을 용이하게 예측할 수 있다.
- <78> 도 7a는 도 1, 도 2 또는 도 3의 선택적 연결정보 출력부에 의해 생성되는 선택적 시뮬레이션 스키매틱 회로의 일례를 나타내는 도면이고, 도 7b는 도 7a에 대응하며 선택

된 셀들만을 포함하는 선택적 시뮬레이션 스키매틱 회로의 일례를 나타내는 도면이다.

도 7a 및 도 7b를 참조하면, SC1, SC2 및 SC3 은 반도체 집적 회로의 특정 동작(예를 들어, 반도체 메모리 장치의 리드 동작(read operation))을 위해 설계자에 의해 선택된 셀들을 지시하고, 선택되지 않은 셀(NSC)은 인버터를 포함할 수 있다. 입력포트(701), 제1 선택 셀(SC1)의 입력포트(703)와 출력포트(705), 제2 선택 셀(SC2)의 입력포트(709)와 출력포트들(709, 711), 제3 선택 셀(SC3)의 입력포트(717)와 출력포트(719), 선택되지 않은 셀(NSC)의 입력포트(713), 및 출력포트(721)는 상호 연결되어 설계자가 시뮬레이션하기 위한 임계 경로(critical path)를 구성한다. 다만, 선택되지 않은 셀(NSC)의 출력포트(715)는 상기 임계 경로에 포함되지 않으므로, 도 7b에 도시된 바와 같이 소스(source)와 드레인(drain)이 함께 묶인 모스(MOS) 커패시터로서 생성될 수 있다. 따라서, 상기 모스(MOS) 커패시터와 같은 시간지연요인이 반영되어 정확한 시뮬레이션이 수행될 수 있다. 상기 입력포트 및 출력포트는 각각 입력핀(input pin) 및 출력핀(output pin)으로도 언급될 수 있다.

<79>        도 8은 본 발명의 제1 실시예에 따른 선택적 연결정보 생성방법을 나타내는 플로우 차트이다.

<80>        단계(S805)에 따르면, 선택적 연결 정보 처리기에 입력 정보가 입력된다. 여기서, 상기 입력정보는 스키매틱 회로의 셀들 각각에 포함된 회로 소자들의 정보와 상기 회로 소자들의 연결관계에 대한 정보와 상기 셀들의 개략적인 배치 정보를 포함한다. 상기 셀은 특정한 기능을 수행하는 상호 연결된 다수개의 회로 소자들을 포함한다.

<81>        단계(S810)에 따르면, 상기 선택적 연결정보 처리기에 포함된 스키매틱 회로 생성부는 상기 입력정보에 응답하여 스키매틱 회로를 생성한다.

- <82> 단계(S815)에 따르면, 연결배선 생성기는 상기 생성된 스키매틱 회로에 포함된 셀들의 위치정보를 수신하여 상기 셀들을 연결하는 연결배선을 생성한다. 상기 연결배선은 개략적으로 또는 상세하게 생성될 수 있다.
- <83> 단계(S820)에 따르면, 제1 배선 스키매틱 회로 생성부는 상기 연결배선의 정보를 수신하여, 연결배선에 기생하는 기생저항 및 기생용량을 포함하는 연결배선의 스키매틱 회로를 생성한다.
- <84> 단계(S825)에 따르면, 시뮬레이션 스키매틱 회로 생성부는 상기 스키매틱 회로의 제1 포트들과 상기 제1 포트들에 대응하는 상기 제1 배선 스키매틱 회로 생성부로부터 생성되는 연결배선의 스키매틱 회로의 제2 포트들을 결합하여 제1 시뮬레이션 스키매틱 회로를 생성한다.
- <85> 단계(S830)에 따르면, 상기 시뮬레이션 스키매틱 회로 생성부는 상기 제1 시뮬레이션 스키매틱 회로를 저장한다.
- <86> 단계(S835)에 따르면, 레이아웃 생성기는 상기 생성된 스키매틱 회로의 정보를 수신하여 반도체 집적 회로의 레이아웃을 생성한다.
- <87> 단계(S840)에 따르면, 기생 RC 추출기는 연결배선의 레이아웃으로부터 기생 저항 및 기생 용량을 포함하는 연결 정보를 추출한다.
- <88> 단계(S845)에 따르면, 제2 배선 스키매틱 회로 생성부는 상기 연결배선의 레이아웃으로부터 추출된 연결정보를 수신하여, 기생 저항 및 기생 용량을 포함하는 연결배선의 스키매틱 회로를 생성한다.

- <89> 단계(S850)에 따르면, 상기 시뮬레이션 스키매틱 회로 생성부는 상기 스키매틱 회로의 제1 포트들과 상기 제1 포트들에 대응하는 상기 제2 배선 스키매틱 회로 생성부로부터 생성되는 연결배선의 스키매틱 회로의 제2 포트들을 결합하여 제2 시뮬레이션 스키매틱 회로를 생성한다.
- <90> 단계(S855)에 따르면, 상기 시뮬레이션 스키매틱 회로 생성부는 상기 저장된 제1 시뮬레이션 스키매틱 회로를 상기 제2 시뮬레이션 스키매틱 회로로 대체하여 저장한다.
- <91> 단계(S860)에 따르면, 설계자는 선택적 연결정보 출력부에 선택 정보를 입력한다. 상기 선택 정보는 상기 제2 시뮬레이션 스키매틱 회로에 포함되는 셀들 중 특정한 동작을 수행하는 셀들을 선택하는 정보이다.
- <92> 단계(S865)에 따르면, 상기 선택적 연결정보 출력부는 상기 선택정보에 응답하여, 상기 특정한 동작을 수행하는 셀들에 관한 제1 선택적 연결정보를 출력한다. 상기 제1 선택적 연결정보는 도 8에는 도시되지 않았지만, 시뮬레이션 장치에 제공될 수도 있다.
- <93> 단계(S870)에 따르면, 상기 기생 RC 추출기는 상기 레이아웃 생성기로부터 셀의 레이아웃 정보를 수신하여 셀의 레이아웃에 관한 연결정보를 추출한다.
- <94> 단계(S875)에 따르면, 상기 제1 선택적 연결정보와 상기 셀의 레이아웃에 관한 연결정보가 포트의 종류 및 순서가 일치되어 결합된다. 단계(S880)에 따르면, 상기 결합된 선택정보가 출력되어 상기 시뮬레이션 장치에 제공된다.
- <95> 도 9는 본 발명의 제2 실시예에 따른 선택적 연결정보 생성방법을 나타내는 플로우 차트이다.

- <96> 단계(S905)에 따르면, 선택적 연결정보 처리기에 입력 정보가 입력된다. 여기서, 상기 입력정보는 스키매틱 회로의 셀들 각각에 포함된 회로 소자들의 정보와 상기 회로 소자들의 연결관계에 대한 정보와 상기 셀들의 개략적인 배치 정보를 포함한다. 상기 셀은 특정한 기능을 수행하는 상호 연결된 다수개의 회로 소자들을 포함한다.
- <97> 단계(S910)에 따르면, 상기 선택적 연결 정보 처리기에 포함된 스키매틱 회로 생성부는 상기 입력정보에 응답하여 스키매틱 회로를 생성한다.
- <98> 단계(S915)에 따르면, 개략 연결배선 생성부는 프리-레이아웃 단계에서 상기 스키매틱 회로에 포함된 셀들을 연결하는 연결배선을 개략적으로 생성한다. 상기 개략적인 연결 배선은 연결배선의 종류 및 폭에 관한 정보를 포함하지 않는다. 상기 개략적인 연결배선은 셀들 상호간의 최단 거리(shortest path)로 연결되는 것이 바람직하다.
- <99> 단계(S920)에 따르면, 상세 연결배선 생성부는 상기 개략적인 연결배선에 대응하는 상세 연결 배선을 생성한다. 상기 상세 연결배선은 연결배선의 종류, 폭 및 길이에 관한 정보를 포함한다.
- <100> 단계(S925)에 따르면, 배선 스키매틱 회로 생성부는 상기 상세 연결배선에 대응하는 기생 저항 및 기생 용량이 포함된 연결배선의 스키매틱 회로를 생성한다.
- <101> 단계(S930)에 따르면, 시뮬레이션 스키매틱 회로 생성부는 상기 스키매틱 회로의 제1 포트들과 상기 제1 포트들에 대응하는 상기 배선 스키매틱 회로 생성부로부터 생성되는 연결배선의 스키매틱 회로의 제2 포트들을 결합하여 시뮬레이션 스키매틱 회로를 생성한다.

- <102> 단계(S935)에 따르면, 설계자는 선택적 연결정보 출력부에 선택 정보를 입력한다. 상기 선택 정보는 상기 시뮬레이션 스키매틱 회로에 포함되는 셀들 중 특정한 동작(예를 들어, 반도체 메모리 장치의 리드 동작)을 수행하는 셀들을 선택하는 정보이다.
- <103> 단계(S940)에 따르면, 선택적 연결정보 출력부는 상기 선택정보에 응답하여, 상기 특정한 동작을 수행하는 셀들에 관한 선택적 연결정보를 출력한다.
- <104> 도 10은 본 발명의 제3 실시예에 따른 선택적 연결정보 생성방법을 나타내는 플로 우 차트이다.
- <105> 단계(S1005)에 따르면, 선택적 연결정보 처리기에 선택적 연결정보 처리기에 입력 정보가 입력된다. 여기서, 상기 입력정보는 스키매틱 회로의 셀들 각각에 포함된 회로 소자들의 정보와 상기 회로 소자들의 연결관계에 대한 정보와 상기 셀들의 개략적인 배치 정보를 포함한다. 상기 셀은 특정한 기능을 수행하는 상호 연결된 다수개의 회로 소자들을 포함한다.
- <106> 단계(S1010)에 따르면, 상기 선택적 연결 정보 처리기에 포함된 스키매틱 회로 생성부는 상기 입력정보에 응답하여 스키매틱 회로를 생성한다.
- <107> 단계(S1015)에 따르면, 레이아웃 생성기는 상기 생성된 스키매틱 회로의 정보를 수신하고, 상기 수신된 스키매틱 회로의 정보를 근거로 하여 레이아웃을 생성한다.
- <108> 단계(S1020)에 따르면, 기생 RC 추출기는 연결배선의 레이아웃으로부터 기생 저항 및 기생 용량을 포함하는 연결 정보를 추출한다.

- <109> 단계(S1025)에 따르면, 배선 스키매틱 회로 생성부는 상기 연결배선의 레이아웃으로부터 추출된 연결정보를 수신하여, 기생 저항 및 기생 용량을 포함하는 연결배선의 스키매틱 회로를 생성한다.
- <110> 단계(S1030)에 따르면, 상기 시뮬레이션 스키매틱 회로 생성부는 상기 스키매틱 회로의 제1 포트들과 상기 제1 포트들에 대응하는 상기 배선 스키매틱 회로 생성부로부터 생성되는 연결배선의 스키매틱 회로의 제2 포트들을 결합하여 시뮬레이션 스키매틱 회로를 생성한다.
- <111> 단계(S1035)에 따르면, 설계자는 선택적 연결정보 출력부에 선택 정보를 입력한다. 상기 선택 정보는 상기 시뮬레이션 스키매틱 회로에 포함되는 셀들 중 특정한 동작을 수행하는 셀들을 선택하는 정보이다.
- <112> 단계(S1040)에 따르면, 상기 선택적 연결정보 출력부는 상기 선택정보에 응답하여, 상기 특정한 동작을 수행하는 셀들에 관한 선택적 연결정보를 출력한다.
- <113> 본 발명은 도면에 도시된 실시예를 참고로 설명되었으나, 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호범위는 첨부된 특허청구범위의 기술적 사상에 의해 정해져야 할 것이다.

#### 【발명의 효과】

- <114> 본 발명에 따른 선택적 연결정보 생성 장치 및 그 방법은 연결배선의 기생 저항 및 기생 용량을 포함하는 시뮬레이션 스키매틱 회로에서 특정 동작 해석을 위한 셀 및 연결배선을 선택할 수 있으므로, 다양한 시뮬레이션을 상대적으로 정확히 해석할 수 있고 반

도체 집적 회로의 시뮬레이션 시간을 효과적으로 감소시킬 수 있다. 또한, 본 발명에 따른 선택적 연결정보 생성 장치 및 그 방법은 프리-레이아웃 설계 단계 또는 포스트-레이아웃 설계 단계에서 생성된 기생 RC 연결배선을 스키매틱 회로로서 생성한 후 시뮬레이션 장치에 인터페이스하므로, 기생 RC 연결배선의 연결정보가 파일로서 시뮬레이션 장치에 인터페이스되는 경우와 비교할 때, 설계자의 오류를 감소시켜 시뮬레이션 시간을 감소시킬 수 있고 설계자의 연결배선의 기생 저항 및 기생 용량 모델링에 대한 정확한 해석을 도울 수 있으며, 설계자는 다양한 시뮬레이션 옵션들을 스키매틱 회로에 삽입하는 것이 용이하다.

**【특허청구범위】****【청구항 1】**

반도체 집적회로의 특정 부분을 시뮬레이션하기 위해 필요한 선택적 연결정보를 생성하는 선택적 연결정보 생성장치에 있어서,

각각의 셀들에 포함된 회로 소자들의 정보와 상기 회로 소자들의 연결관계에 대한 정보와 상기 셀들의 개략적인 배치 정보를 포함하는 입력 정보에 응답하여, 스키매틱 회로를 생성하는 스키매틱 회로 생성부; 및

선택 정보에 응답하여, 상기 스키매틱 회로에 포함되는 적어도 하나의 셀을 선택하고 상기 선택된 셀의 연결정보를 생성하는 선택적 연결정보 출력부를 구비하는 것을 특징으로 하는 선택적 연결정보 생성장치.

**【청구항 2】**

반도체 집적 회로의 특정 부분을 시뮬레이션하기 위해 필요한 선택적 연결정보를 생성하는 선택적 연결정보 생성장치에 있어서,

각각의 셀들에 포함된 회로 소자들의 정보와 상기 회로 소자들의 연결관계에 대한 정보와 상기 셀들의 개략적인 배치 정보를 포함하는 입력 정보, 상기 셀들을 연결하는 연결배선의 정보 및 상기 셀들 중 특정 동작을 수행하는 셀들을 선택하는 선택정보에 응답하여, 상기 셀들을 포함하는 스키매틱 회로, 상기 스키매틱 회로와 상기 연결배선의 스키매틱 회로가 결합된 시뮬레이션 스키매틱 회로, 및 상기 시뮬레이션 스키매틱 회로의 특정 동작을 수행하는 셀들의 선택적 연결정보를 생성하는 선택적 연결정보 처리기; 및

상기 선택적 연결정보 처리기로부터 제공되는 상기 스키매틱 회로에 포함되는 셀들의 위치 정보에 응답하여 상기 연결배선을 생성하고, 상기 생성된 연결 배선의 정보를 상기 선택적 연결정보 처리기에 제공하는 연결배선 생성기를 구비하는 것을 특징으로 하는 선택적 연결정보 생성장치.

**【청구항 3】**

제2항에 있어서, 상기 선택적 연결정보 처리기는

상기 입력정보에 응답하여, 상기 스키매틱 회로를 생성하는 스키매틱 회로 생성부;

상기 연결배선의 정보에 응답하여, 상기 연결배선의 스키매틱 회로를 생성하는 배선 스키매틱 회로 생성부;

상기 스키매틱 회로의 셀들에 포함되는 제1 포트들과 상기 제1 포트들에 대응하는 배선 스키매틱 회로의 제2 포트들을 결합하여 상기 시뮬레이션 스키매틱 회로를 생성하는 시뮬레이션 스키매틱 회로 생성부; 및

상기 선택정보에 응답하여, 상기 시뮬레이션 스키매틱 회로의 특정한 동작을 수행하는 셀들을 선택하고 상기 선택된 셀들의 선택적 연결정보를 생성하는 선택적 연결정보 출력부를 구비하는 것을 특징으로 하는 선택적 연결정보 생성장치.

**【청구항 4】**

제3항에 있어서,

상기 배선 스키매틱 회로 생성부에 의해 생성되는 스키매틱 회로는 상기 셀들 상호 간의 위치관계를 유지하며 하이브리드 파이 모델을 포함하는 것을 특징으로 하는 선택적 연결정보 생성장치.

**【청구항 5】**

제4항에 있어서,

상기 선택정보에 의해 선택된 셀들에 상기 연결배선을 통해 연결된 선택되지 않은 셀은 용량소자로서 처리되는 것을 특징으로 하는 선택적 연결정보 생성장치.

**【청구항 6】**

반도체 집적 회로의 특정 부분을 시뮬레이션하기 위해 필요한 선택적 연결정보를 생성하는 선택적 연결정보 생성장치에 있어서,

각각의 셀들에 포함된 회로 소자들의 정보와 상기 회로 소자들의 연결관계에 대한 정보와 상기 셀들의 개략적인 배치 정보를 포함하는 입력 정보, 상기 셀들을 연결하는 연결배선의 레이아웃에 기생하는 기생 저항 및 기생 용량의 연결정보 및 상기 셀들 중 특정 동작을 수행하는 셀들을 선택하는 선택정보에 응답하여, 상기 셀들을 포함하는 스키매틱 회로, 상기 스키매틱 회로와 상기 연결배선 레이아웃의 스키매틱 회로가 결합된 시뮬레이션 스키매틱 회로, 및 상기 시뮬레이션 스키매틱 회로의 특정 동작을 수행하는 셀들의 선택적 연결정보를 생성하는 선택적 연결정보 처리기;

상기 선택적 연결정보 처리기로부터 제공되는 상기 스키매틱 회로의 정보에 응답하여 상기 반도체 집적 회로의 레이아웃을 생성하는 레이아웃 생성기; 및

상기 레이아웃 생성기로부터 생성되는 연결배선의 레이아웃에 기생하는 기생 저항 및 기생 용량의 연결정보를 추출하여 상기 선택적 연결정보 처리기에 제공하는 기생 RC 추출기를 구비하는 것을 특징으로 하는 선택적 연결정보 생성장치.

#### 【청구항 7】

제6항에 있어서, 상기 선택적 연결정보 생성장치는

상기 기생 RC 추출기에 의해 추출되는 선택된 셀들의 레이아웃에 기생하는 기생 저항 및 기생 용량의 선택적 연결정보와 상기 선택된 셀들의 선택적 연결정보를 결합하여 상기 결합된 선택적 연결정보를 생성하는 것을 특징으로 하는 선택적 연결정보 생성장치

#### 【청구항 8】

제7항에 있어서, 상기 선택적 연결정보 처리기는

상기 입력정보에 응답하여, 상기 스키매틱 회로를 생성하는 스키매틱 회로 생성부 ;

상기 기생 저항 및 기생 용량의 연결정보에 응답하여, 상기 연결배선레이아웃의 스키매틱 회로를 생성하는 배선 스키매틱 회로 생성부;

상기 스키매틱 회로의 셀들에 포함되는 제1 포트들과 상기 제1 포트들에 대응하는 연결배선 레이아웃의 스키매틱 회로에 포함된 제2 포트들을 결합하여 상기 시뮬레이션 스키매틱 회로를 생성하는 시뮬레이션 스키매틱 회로 생성부; 및

상기 선택정보에 응답하여, 상기 시뮬레이션 스키매틱 회로의 특정한 동작을 수행하는 셀들을 선택하고 상기 선택된 셀들의 선택적 연결정보를 생성하는 선택적 연결정보 출력부를 구비하는 것을 특징으로 하는 선택적 연결정보 생성장치.

#### 【청구항 9】

제8항에 있어서,

상기 배선 스키매틱 회로에 의해 생성되는 스키매틱 회로는 트리 구조의 스키매틱 회로인 것을 특징으로 하는 선택적 연결정보 생성장치.

#### 【청구항 10】

제9항에 있어서,

상기 선택정보에 의해 선택된 셀들에 상기 연결배선을 통해 연결된 선택되지 않은 셀은 용량소자로서 처리되는 것을 특징으로 하는 선택적 연결정보 생성장치.

#### 【청구항 11】

반도체 집적 회로의 특정 부분을 시뮬레이션하기 위해 필요한 선택적 연결정보를 생성하는 선택적 연결정보 생성장치에 있어서,

각각의 셀들에 포함된 회로 소자들의 정보와 상기 회로 소자들의 연결관계에 대한 정보와 상기 셀들의 개략적인 배치 정보를 포함하는 입력 정보, 상기 셀들을 연결하는 연결배선의 정보, 상기 셀들을 연결하는 연결배선의 레이아웃에 기생하는 기생 저항 및 기생 용량의 연결정보, 및 상기 셀들 중 특정 동작을 수행하는 셀들을 선택하는 선택정보에 응답하여, 상기 셀들을 포함하는 스키매틱 회로, 상기 스키매틱 회로와 상기 연결배선의 스키매틱 회로가 결합된 제1 시뮬레이션 스키매틱 회로, 상기 스키매틱 회로와

상기 기생 저항 및 기생 용량의 연결정보에 대응하는 스키패턴 회로가 결합된 제2 시뮬레이션 스키패턴 회로, 및 상기 제2 시뮬레이션 스키패턴 회로의 특정 동작을 수행하는 셀들의 선택적 연결정보를 생성하는 선택적 연결정보 처리기;

상기 선택적 연결정보 처리기로부터 제공되는 상기 스키패턴 회로에 포함되는 셀들의 위치 정보에 응답하여 상기 연결배선을 생성하고, 상기 생성된 연결 배선의 정보를 상기 선택적 연결정보 처리기에 제공하는 연결배선 생성기;

상기 선택적 연결정보 처리기로부터 제공되는 상기 스키패턴 회로의 정보에 응답하여 상기 반도체 집적 회로의 레이아웃을 생성하는 레이아웃 생성기; 및

상기 레이아웃 생성기로부터 생성되는 연결배선의 레이아웃에 기생하는 기생 저항 및 기생 용량의 연결정보를 추출하여 상기 선택적 연결정보 처리기에 제공하는 기생 RC 추출기를 구비하는 것을 특징으로 하는 선택적 연결정보 생성장치.

#### 【청구항 12】

제11항에 있어서, 상기 선택적 연결정보 생성장치는

상기 기생 RC 추출기에 의해 추출되는 선택된 셀들의 레이아웃에 기생하는 기생 저항 및 기생 용량의 선택적 연결정보와 상기 선택된 셀들의 선택적 연결정보를 결합하여 상기 결합된 선택적 연결정보를 생성하는 것을 특징으로 하는 선택적 연결정보 생성장치

#### 【청구항 13】

제12항에 있어서, 상기 선택적 연결정보 처리기는

상기 입력정보에 응답하여, 상기 스키매틱 회로를 생성하는 스키매틱 회로 생성부 ;

상기 연결배선의 정보에 응답하여, 상기 연결배선의 스키매틱 회로를 생성하는 제1 배선 스키매틱 회로 생성부;

상기 기생 저항 및 기생 용량의 연결정보에 응답하여, 상기 연결배선레이아웃의 스키매틱 회로를 생성하는 제2 배선 스키매틱 회로 생성부;

상기 스키매틱 회로의 셀들에 포함되는 제1 포트들과 상기 제1 포트들에 대응하는 연결배선 스키매틱 회로의 제2 포트들을 결합하여 상기 제1 시뮬레이션 스키매틱 회로를 생성 및 저장하고, 상기 스키매틱 회로의 셀들에 포함되는 제1 포트들과 상기 제1 포트들에 대응하는 연결배선 레이아웃의 스키매틱 회로들의 제2 포트들을 결합하여 상기 제2 시뮬레이션 스키매틱 회로를 생성하는 시뮬레이션 스키매틱 회로 생성부로서, 상기 저장된 제1 시뮬레이션 스키매틱 회로를 상기 생성된 제2 시뮬레이션 스키매틱 회로로 대체하는 상기 시뮬레이션 스키매틱 회로 생성부; 및

상기 선택정보에 응답하여, 상기 대체된 시뮬레이션 스키매틱 회로의 특정한 동작을 수행하는 셀들을 선택하고 상기 선택된 셀들의 선택적 연결정보를 생성하는 선택적 연결정보 출력부를 구비하는 것을 특징으로 하는 선택적 연결정보 생성장치.

#### 【청구항 14】

제13항에 있어서,

상기 제1 배선 스키매틱 회로 생성부에 의해 생성되는 스키매틱 회로는 상기 셀들 상호간의 위치관계를 유지하며 하이브리드 파이 모델을 포함하는 것을 특징으로 하는 선택적 연결정보 생성장치.

**【청구항 15】**

제14항에 있어서,

상기 제2 배선 스키매틱 회로에 의해 생성되는 스키매틱 회로는 트리 구조의 스키매틱 회로인 것을 특징으로 하는 선택적 연결정보 생성장치.

**【청구항 16】**

제15항에 있어서,

상기 선택정보에 의해 선택된 셀들에 상기 연결배선을 통해 연결된 선택되지 않은 셀은 용량소자로서 처리되는 것을 특징으로 하는 선택적 연결정보 생성 장치.

**【청구항 17】**

반도체 집적 회로의 특정 부분을 시뮬레이션하기 위해 필요한 선택적 연결정보를 생성하는 선택적 연결정보 생성방법에 있어서,

(a) 각각의 셀들에 포함된 회로 소자들의 정보와 상기 회로 소자들의 연결관계에 대한 정보와 상기 셀들의 개략적인 배치 정보를 포함하는 입력 정보에 응답하여, 스키매틱 회로를 생성하는 단계; 및

(b) 선택 정보에 응답하여, 상기 스키매틱 회로에 포함되는 적어도 하나의 셀을 선택하고 상기 선택된 셀의 연결정보를 생성하는 단계를 구비하는 것을 특징으로 하는 선택적 연결정보 생성방법.

## 【청구항 18】

반도체 집적 회로의 특정 부분을 시뮬레이션하기 위해 필요한 선택적 연결정보를 생성하는 선택적 연결정보 생성방법에 있어서,

(a) 각각의 셀들에 포함된 회로 소자들의 정보와 상기 회로 소자들의 연결관계에 대한 정보와 상기 셀들의 개략적인 배치 정보를 포함하는 입력 정보에 응답하여, 상기 셀들이 포함된 스키매틱 회로를 생성하는 단계;

(b) 상기 생성된 스키매틱 회로에 포함된 셀들의 위치정보에 응답하여, 상기 셀들을 연결하는 연결배선을 생성하는 단계;

(c) 상기 생성된 연결배선에 기생하는 기생 저항 및 기생 용량을 포함하는 배선 스키매틱 회로를 생성하는 단계;

(d) 상기 생성된 스키매틱 회로의 셀들에 포함되는 제1 포트들과 상기 제1 포트들에 대응하는 상기 배선 스키매틱 회로의 제2 포트들을 결합하여 시뮬레이션 스키매틱 회로를 생성하는 단계; 및

(e) 상기 생성된 시뮬레이션 스키매틱 회로의 특정 동작을 수행하는 셀들을 선택하는 선택정보에 응답하여, 상기 시뮬레이션 스키매틱 회로의 특정 셀들을 선택하고 상기 선택된 셀들의 선택적 연결정보를 생성하는 단계를 구비하는 것을 특징으로 하는 선택적 연결정보 생성방법.

**【청구항 19】**

제18항에 있어서, 상기 (c) 단계에서 생성되는 배선 스키매틱 회로는 상기 셀들 상호간의 위치관계를 유지하며 하이브리드 파이 모델을 포함하는 것을 특징으로 하는 선택적 연결정보 생성방법.

**【청구항 20】**

제19항에 있어서,

상기 (e) 단계의 선택정보에 의해 선택된 셀들에 상기 연결배선을 통해 연결된 선택되지 않은 셀은 용량소자로서 처리되는 것을 특징으로 하는 선택적 연결정보 생성방법.

**【청구항 21】**

반도체 집적 회로의 특정 부분을 시뮬레이션하기 위해 필요한 선택적 연결정보를 생성하는 선택적 연결정보 생성방법에 있어서,

(a) 각각의 셀들에 포함된 회로 소자들의 정보와 상기 회로 소자들의 연결관계에 대한 정보와 상기 셀들의 개략적인 배치 정보를 포함하는 입력 정보에 응답하여, 상기 셀들이 포함된 스키매틱 회로를 생성하는 단계;

(b) 상기 생성된 스키매틱 회로의 정보에 응답하여, 상기 반도체 집적 회로의 레이아웃을 생성하는 단계;

(c) 상기 생성된 연결배선의 레이아웃에 기생하는 기생 저항 및 기생 용량을 포함하는 연결정보를 추출하는 단계;

(d) 상기 추출된 연결정보에 응답하여, 상기 연결배선의 레이아웃에 기생하는 기생 저항 및 기생 용량을 포함하는 배선 스키매틱 회로를 생성하는 단계;

(e) 상기 생성된 스키매틱 회로의 셀들에 포함되는 제1 포트들과 상기 제1 포트들에 대응하는 상기 배선 스키매틱 회로의 제2 포트들을 결합하여 시뮬레이션 스키매틱 회로를 생성하는 단계; 및

(f) 상기 생성된 시뮬레이션 스키매틱 회로의 특정 동작을 수행하는 셀들을 선택하는 선택정보에 응답하여, 상기 시뮬레이션 스키매틱 회로의 특정 셀들을 선택하고 상기 선택된 셀들의 선택적 연결정보를 생성하는 단계를 구비하는 것을 특징으로 하는 선택적 연결정보 생성방법.

#### 【청구항 22】

제21항에 있어서, 상기 (d) 단계에서 생성되는 배선 스키매틱 회로는 트리 구조의 스키매틱 회로인 것을 특징으로 하는 선택적 연결정보 생성방법.

#### 【청구항 23】

제22항에 있어서,

상기 (f) 단계의 선택정보에 의해 선택된 셀들에 상기 연결배선을 통해 연결된 선택되지 않은 셀은 용량소자로서 처리되는 것을 특징으로 하는 선택적 연결정보 생성방법.

#### 【청구항 24】

반도체 집적 회로의 특정 부분을 시뮬레이션하기 위해 필요한 선택적 연결정보를 생성하는 선택적 연결정보 생성방법에 있어서,

(a) 각각의 셀들에 포함된 회로 소자들의 정보와 상기 회로 소자들의 연결관계에 대한 정보와 상기 셀들의 개략적인 배치 정보를 포함하는 입력 정보에 응답하여, 상기 셀들이 포함된 스키매틱 회로를 생성하는 단계;

(b) 상기 생성된 스키매틱 회로에 포함된 셀들의 위치정보에 응답하여, 상기 셀들을 연결하는 연결배선을 생성하는 단계;

(c) 상기 생성된 연결배선에 기생하는 기생 저항 및 기생 용량을 포함하는 제1 배선 스키매틱 회로를 생성하는 단계;

(d) 상기 생성된 스키매틱 회로의 셀들에 포함되는 제1 포트들과 상기 제1 포트들에 대응하는 상기 배선 스키매틱 회로의 제2 포트들을 결합하여 제1 시뮬레이션 스키매틱 회로를 생성하고 저장하는 단계;

(e) 상기 생성된 스키매틱 회로의 정보에 응답하여, 상기 반도체 집적 회로의 레이아웃을 생성하는 단계;

(f) 상기 생성된 연결배선의 레이아웃에 기생하는 기생 저항 및 기생 용량의 연결 정보를 추출하는 단계;

(g) 상기 추출된 연결정보에 응답하여, 상기 연결배선의 레이아웃에 기생하는 기생 저항 및 기생 용량을 포함하는 제2 배선 스키매틱 회로를 생성하는 단계;

(h) 상기 생성된 스키매틱 회로의 셀들에 포함되는 제1 포트들과 상기 제1 포트들에 대응하는 상기 제2 배선 스키매틱 회로의 제2 포트들을 결합하여 제2 시뮬레이션 스키매틱 회로를 생성하고 상기 저장된 제1 시뮬레이션 스키매틱 회로를 상기 제2 시뮬레이션 스키매틱 회로로 대체하는 단계; 및

(i) 상기 대치된 제2 시뮬레이션 스키매틱 회로의 특정 동작을 수행하는 셀들을 선택하는 선택정보에 응답하여, 상기 제2 시뮬레이션 스키매틱 회로의 특정 셀들을 선택하고 상기 선택된 셀들의 선택적 연결정보를 생성하는 단계를 구비하는 것을 특징으로 하는 선택적 연결정보 생성방법.

**【청구항 25】**

제24항에 있어서, 상기 선택적 연결정보 생성방법은

(j) 상기 선택된 셀들의 레이아웃에 기생하는 기생 용량 및 기생 용량의 연결정보를 추출하는 단계; 및

(k) 상기 (i) 단계에서 생성된 선택적 연결정보와 상기 (j) 단계에서 추출된 연결정보를 결합하여 상기 결합된 연결정보를 생성하는 단계를 더 구비하는 것을 특징으로 하는 선택적 연결정보 생성방법.

**【청구항 26】**

제25항에 있어서, 상기 (c) 단계에서 생성되는 제1 배선 스키매틱 회로는 상기 셀들 상호간의 위치관계를 유지하며 하이브리드 파이 모델을 포함하는 것을 특징으로 하는 선택적 연결정보 생성방법.

**【청구항 27】**

제26항에 있어서, 상기 (g) 단계에서 생성되는 제2 배선 스키매틱 회로는 트리 구조의 스키매틱 회로인 것을 특징으로 하는 선택적 연결정보 생성방법.

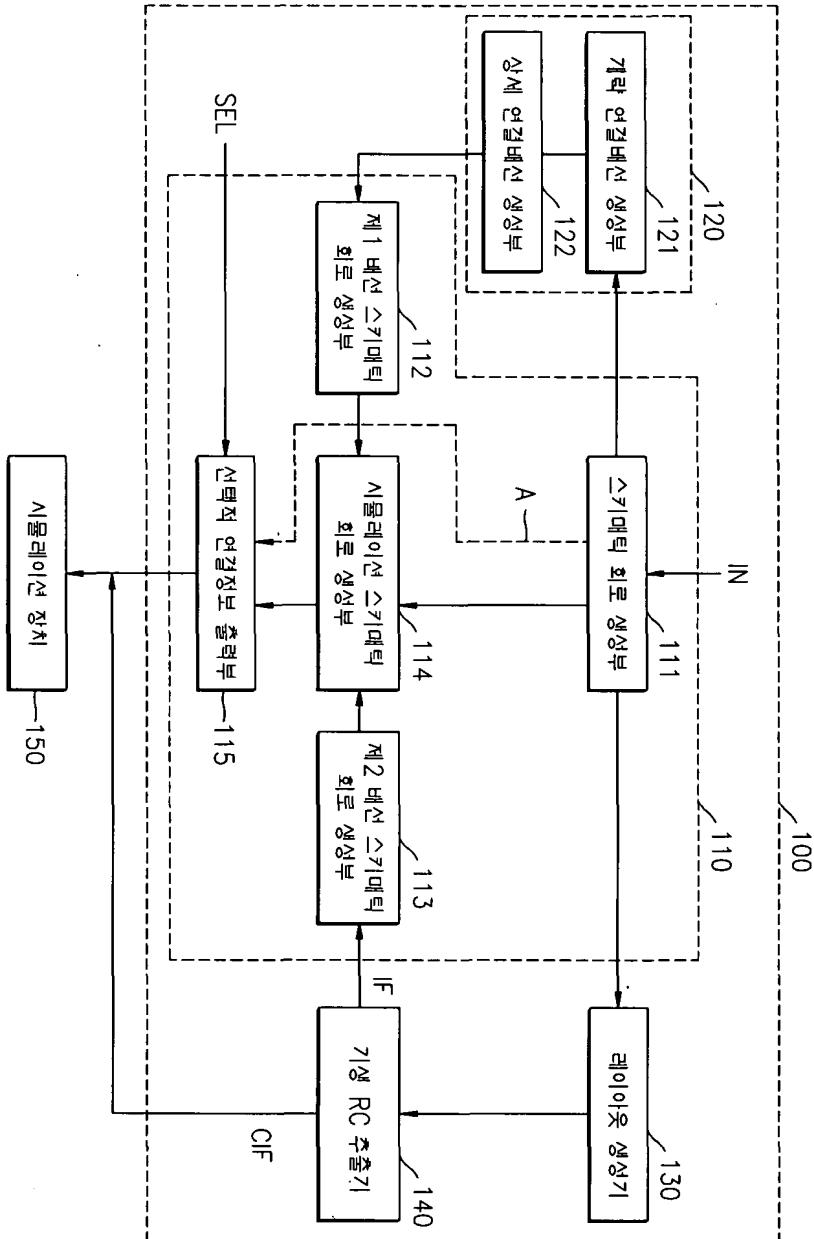
**【청구항 28】**

제27항에 있어서,

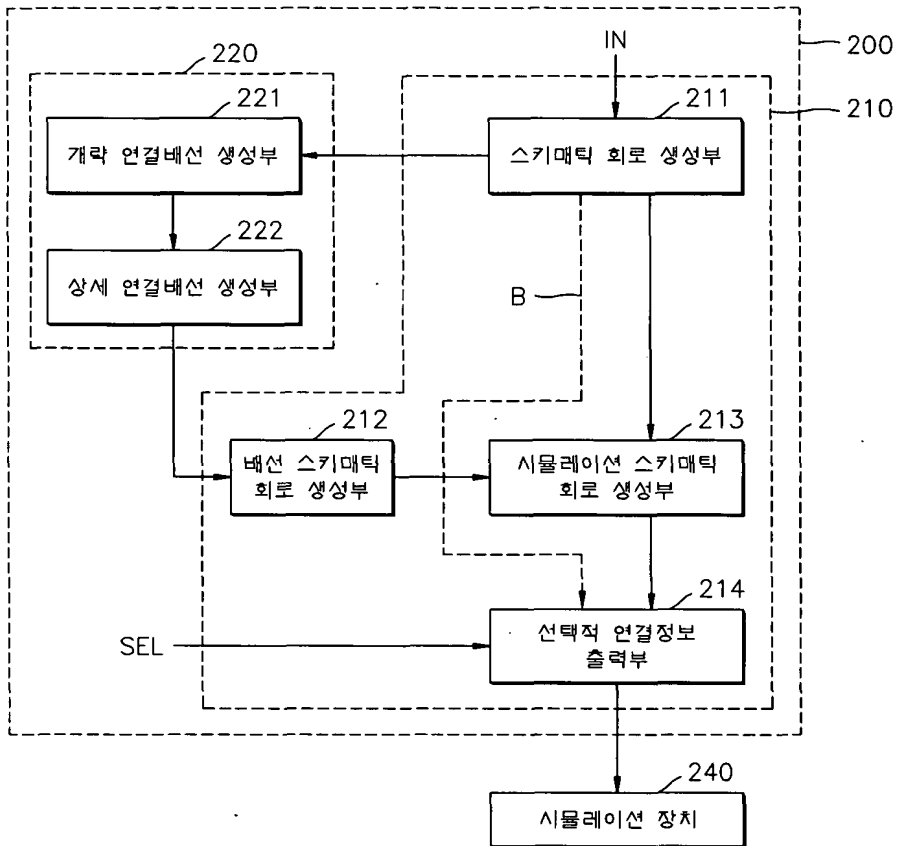
상기 (i) 단계의 선택정보에 의해 선택된 셀들에 상기 연결배선을 통해 연결된 선택되지 않은 셀은 용량소자로서 처리되는 것을 특징으로 하는 선택적 연결정보 생성방법.

【도면】

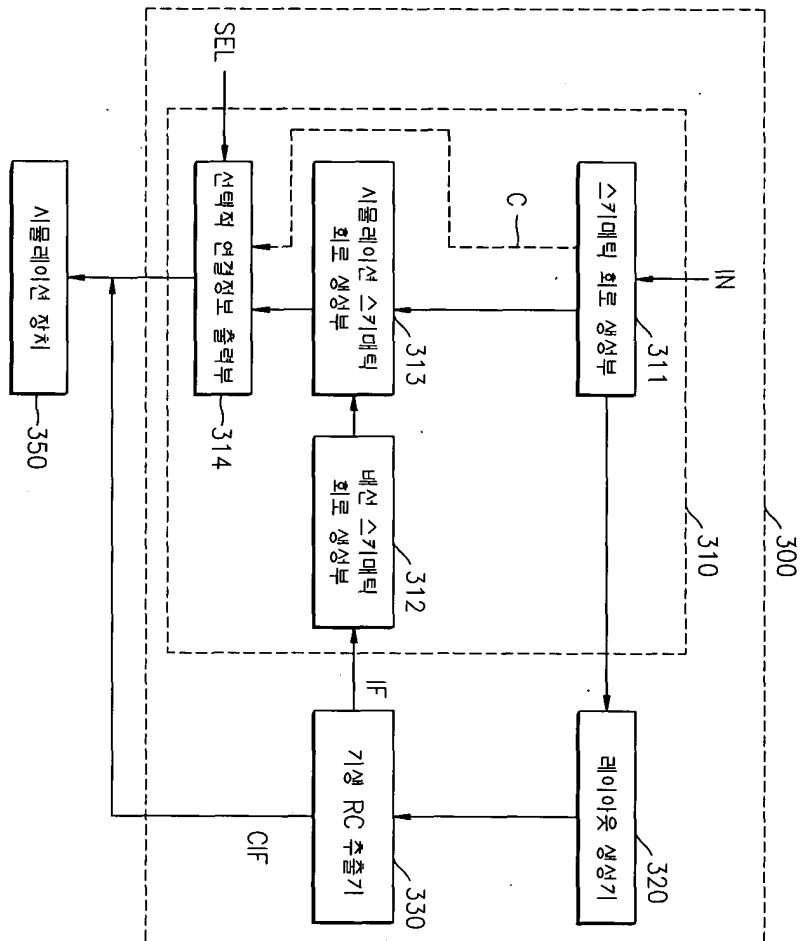
【도 1】



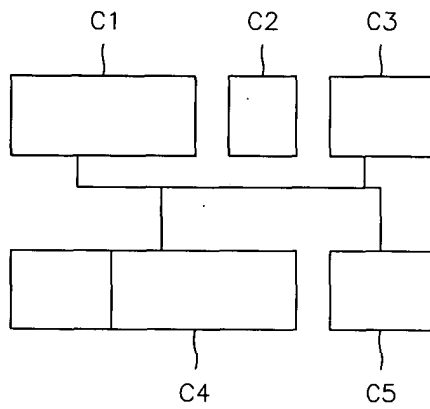
【도 2】



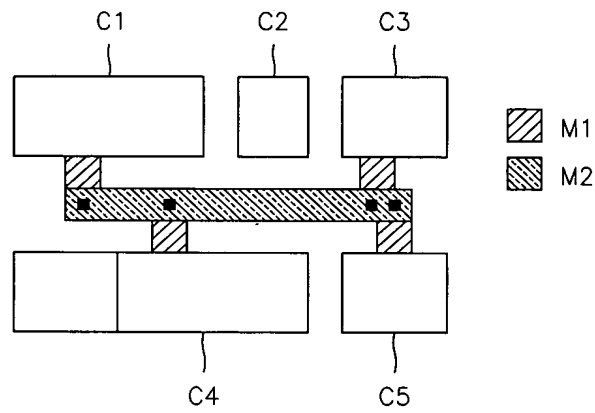
【도 3】



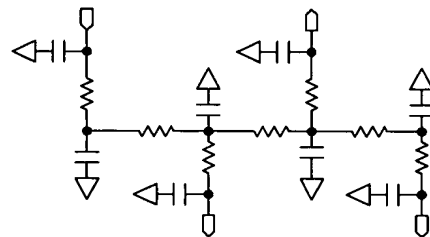
【도 4a】



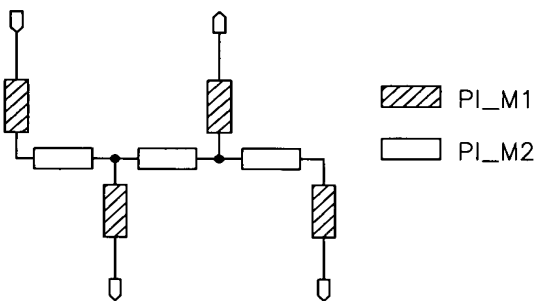
【도 4b】



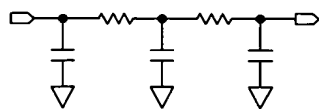
【도 5a】



【도 5b】



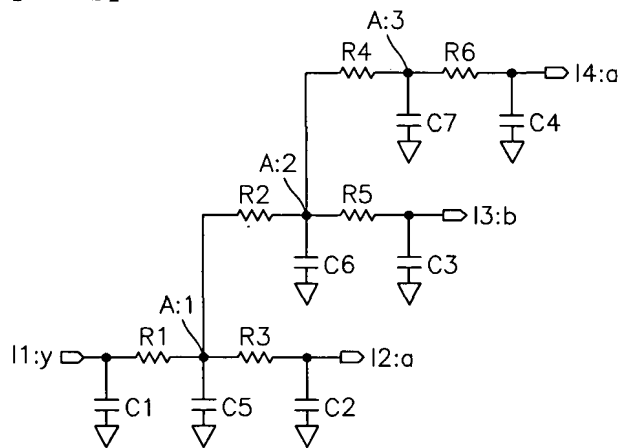
【도 5c】



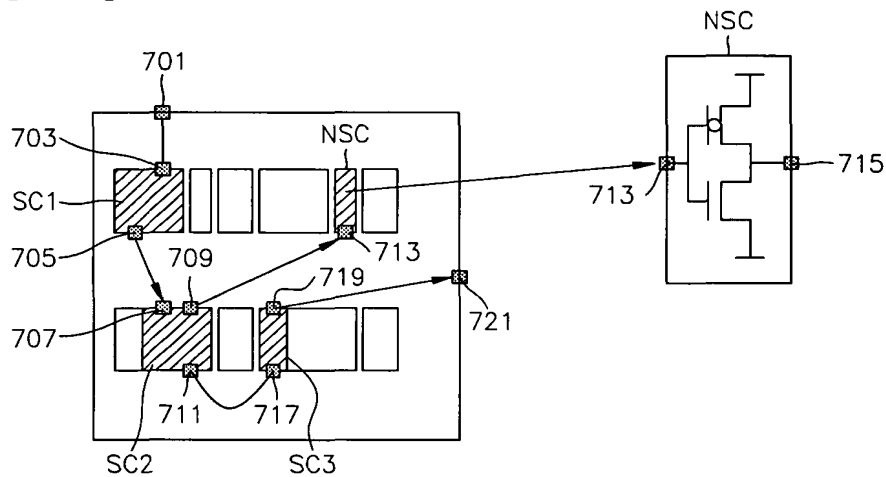
【도 6a】

R1 I1:y A:1 10  
 R2 A:1 A:2 5  
 R3 A:1 I2:a 5  
 R4 A:2 A:3 15  
 R5 A:2 I3:b 10  
 R6 A:3 I4:a 5  
 C1 I1:y VSS 0.1  
 C2 I2:a VSS 0.1  
 C3 I3:b VSS 0.2  
 C4 I4:a VSS 0.3  
 C5 A:1 VSS 0.2  
 C6 A:2 VSS 0.2  
 C7 A:3 VSS 0.2

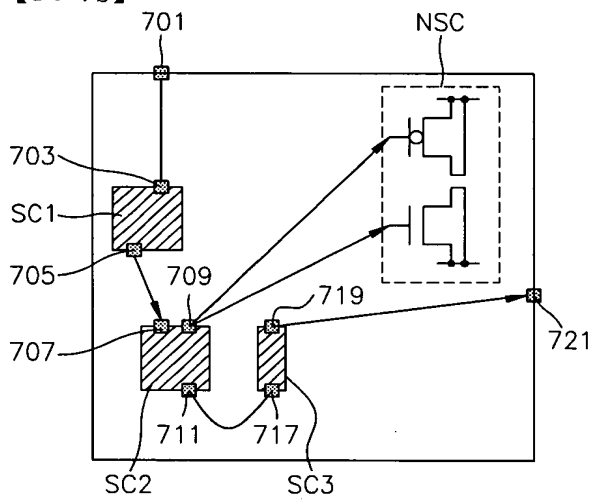
【도 6b】



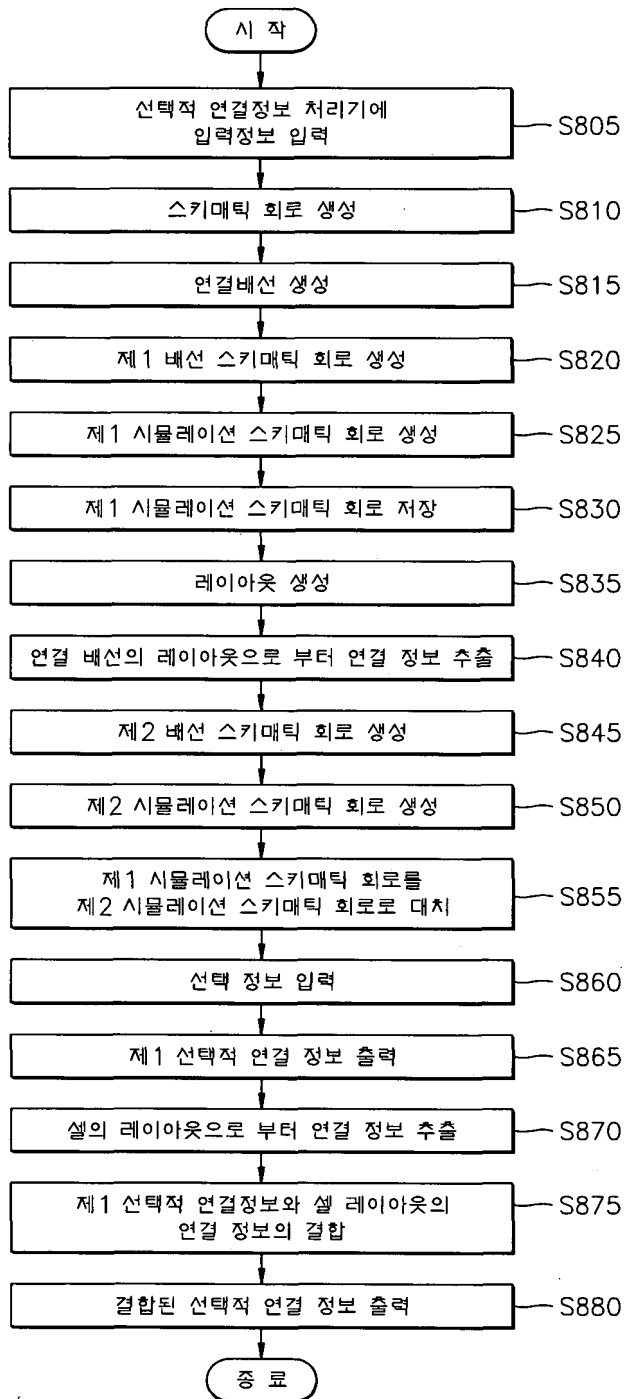
【도 7a】



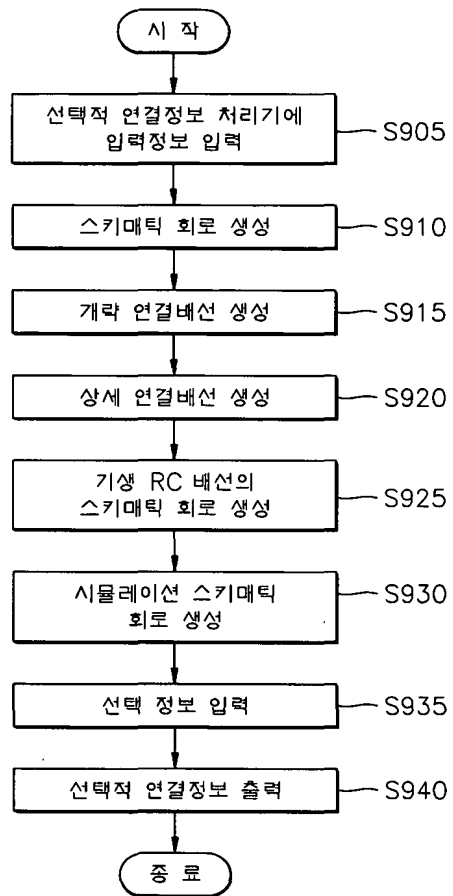
【도 7b】



【도 8】



【도 9】



【도 10】

